

Desain dan Impelementasi Multilevel Inverter Tiga Tingkat Untuk Mereduksi Harmonisa

Bagus Afif Nasrudin¹, Sutedjo¹, Endro Wahjono¹

¹Program Studi Teknik Elektro Industri, Departemen Teknik Elektro, Politeknik Elektronika Negeri Surabaya, Surabaya, Jawa Timur.

Informasi Artikel

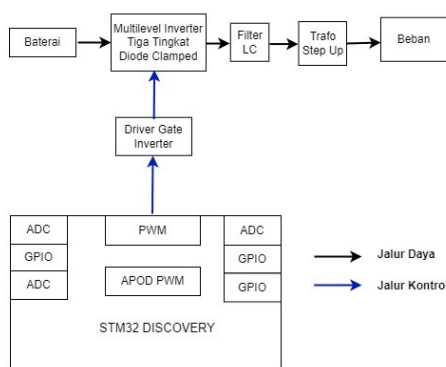
Naskah Diterima : 7 Mei 2023

Direvisi : 7 November 2023

Disetujui : 5 Desember 2023

*Korespodensi Penulis :
bagus.afifn@gmail.com

Graphical abstract



Abstract

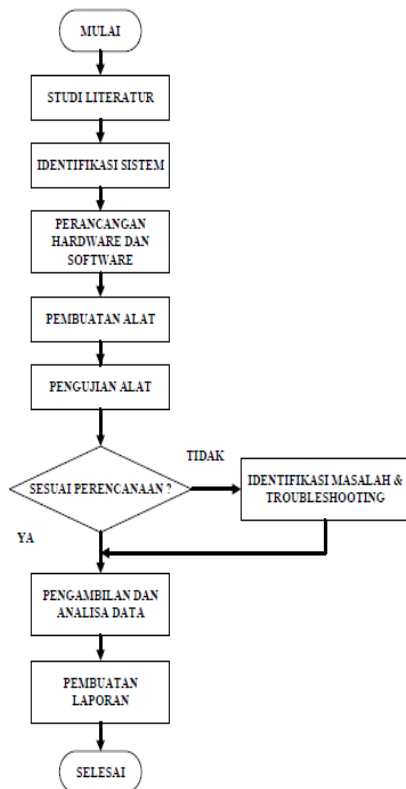
Supply of good quality electrical power is an indispensable element for electrical equipment. In general, conventional inverters produce high voltage and current THD which will increase the losses due to harmonics so that the resulting efficiency decreases. Therefore, it is proposed a system consisting of a battery as a dc source which is used to supply a multilevel inverter which is one type of inverter that has a multilevel voltage and current waveform. The multilevel inverter is modulated by the Alternate Phase Opposition Disposition (APOD-PWM) method in which this modulation technique requires each of the four carrier signal forms for the three-level inverter output waveform with each carrier signal being shifted in phase by 120° from the adjacent signal, consecutively. From the test data, the 3-level multilevel inverter can convert 36 VDC to 15.6 Vrms AC which is then increased by a step-up transformer to 215 Vrms AC with an error percentage of 2.2%. The output of a three-level multilevel inverter after passing through a filter with a 400 Watt incandescent lamp load produces a voltage THD of 7.4% and a current THD of 7.6%.

Keywords: multilevel inverter, THD, APOD-PWM

Abstrak

Suplai kualitas daya listrik yang baik merupakan elemen yang sangat dibutuhkan bagi peralatan listrik. Umumnya inverter konvensional menghasilkan THD tegangan dan arus yang cukup tinggi yang mana berpengaruh pada meningkatnya rugi-rugi akibat harmonisa sehingga efisiensi yang dihasilkan semakin turun. Oleh karena itu diusulkan sebuah sistem terdiri dari baterai sebagai sumber dc yang digunakan untuk mensuplai multilevel inverter yang merupakan salah satu jenis inverter yang memiliki bentuk gelombang tegangan maupun arus yang bertingkat. Multilevel inverter dimodulasi dengan metode Alternate Phase Opposition Disposition (APOD-PWM) yang mana teknik modulasi ini membutuhkan masing-masing dari empat bentuk sinyal pembawa untuk bentuk gelombang keluaran inverter tiga tingkat dengan masing-masing sinyal pembawa digeser fasanya sebesar 120° dari sinyal yang berdekatan secara bergantian. Dari data hasil pengujian, multilevel inverter 3 tingkat dapat mengubah 36 VDC menjadi 15.6 Vrms AC yang kemudian dinaikkan tegangannya oleh trafo step-up menjadi 215 Vrms AC dengan persentase error 2.2%. Keluaran dari multilevel inverter tiga tingkat setelah melalui filter dengan beban lampu pijar 400 Watt menghasilkan THD tegangan sebesar 7,4% dan THD arus sebesar 7.6%.

Kata kunci: multilevel inverter, THD, APOD-PWM



1. PENDAHULUAN

Dunia elektronika yang terus berkembang di berbagai bidang yang membuat kehidupan masyarakat semakin mudah. Seiring dengan pesatnya kemajuan di bidang elektronika, perkembangan kelistrikan sebagai sumber energi juga mengalami kemajuan. Beberapa faktor pendukung kemajuan teknologi mempengaruhi perkembangan berbagai perangkat elektronik yang semakin meningkat. Salah satu perangkat elektronik yang familiar adalah inverter yang mengonversi tegangan DC menjadi tegangan AC. Inverter ini sangat cocok sebagai catu daya sebagai sumber energi terbarukan.

Pada kondisi ideal, keluaran inverter memiliki bentuk gelombang tegangan sinusoidal. Akan tetapi tegangan keluaran yang dihasilkan oleh inverter bukan merupakan gelombang sinus murni melainkan gelombang sinus yang terdistorsi sehingga timbulnya harmonisa pada keluaran inverter. Pada inverter gelombang persegi dan SPWM konvensional, gelombang keluaran yang dihasilkan mengandung harmonik yang cukup besar[1]. Nilai Harmonisa yang tinggi dapat menyebabkan komponen listrik menjadi rusak seiring berjalannya waktu. Oleh karena itu, diperlukan tindakan untuk mengurangi harmonisa pada keluaran inverter. Bentuk gelombang keluaran sangat tergantung pada frekuensi *switching* dari semikonduktor inverter. Seiring dengan tingginya nilai frekuensi *switching* maka bentuk gelombang sinus yang dihasilkan semakin mendekati sinus. Namun, semakin tingginya nilai frekuensi *switching* berdampak pada meningkatnya *losses* daya pada *switch*. Sehingga efisiensi inverter yang dihasilkan semakin berkurang[2]. Cara lain untuk mengurangi harmonisa inverter adalah dengan menggunakan inverter berjenis *multilevel inverter*.

Multilevel inverter adalah inverter dengan tegangan keluaran berdasarkan banyak level ini memiliki keunggulan dalam menghasilkan distorsi harmonik total (THD) yang lebih kecil dibandingkan dengan jenis inverter lainnya, seperti inverter gelombang persegi[3]. Semakin rendah nilai THD yang muncul maka semakin sedikit filter yang dibutuhkan untuk menghasilkan gelombang tegangan sinusoidal, sehingga juga mengurangi rugi-rugi harmonik dan meningkatkan efisiensi inverter[4]. Tegangan sinusoidal yang dihasilkan oleh *multilevel inverter* lebih unggul daripada inverter biasa dan tidak memerlukan frekuensi *switching* yang tinggi, sehingga mengurangi kehilangan daya pada *switch*[5]. *Multilevel inverter* dapat dibagi menjadi beberapa bagian berdasarkan geometri rangkaian dan komponennya, atau biasa disebut topologi. Topologi inverter yang umum digunakan saat ini adalah *Diode Clamped Multilevel Inverter* (DC-MLI), *Flying Capacitor Multilevel Inverter* (FC-MLI), dan *Cascaded H-Bridge Multilevel Inverter* (CHB-MLI)[6]. Setiap topologi memiliki kelebihan dan kekurangannya masing-masing. *Diode-clamped multi-level inverter* (DC-MLI) memiliki keunggulan seperti biaya rendah karena jumlah komponen yang digunakan sedikit, memiliki struktur atau sekma yang sederhana, dan pemblokiran tegangan dari daya yang merata[7].

2. METODE PENELITIAN

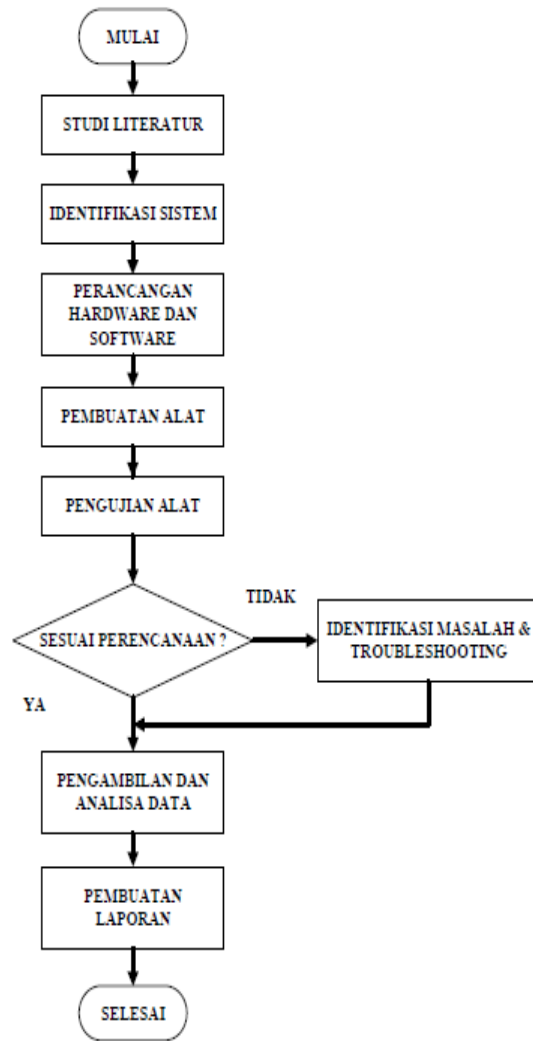
2.1 Metode Penelitian

Proses penelitian terbagi menjadi beberapa tahap yang dilakukan berdasarkan urutan dalam melakukan penelitian:

- a) Studi literatur, yaitu tindakan pencarian referensi dasar teori yang relevan dengan pembahasan penelitian. Studi literatur berguna sebagai pedoman dalam melakukan studi yang menjadi dasar penyelesaian solusi dari permasalahan penelitian.
- b) Perancangan sistem, yaitu merancang perangkat lunak dan perangkat keras yang akan digunakan. Perancangan perangkat lunak meliputi rancangan simulasi PSIM dan rancangan program mikrokontroler. Kemudian perancangan perangkat keras meliputi rangkaian *multilevel inverter* beserta perangkat pendukung lainnya.
- c) Pengujian sistem, yaitu melakukan pengujian yang telah dibuat untuk diamati hasil keluaran *multilevel inverter* tiga tingkat ditinjau dari bentuk tegangan keluaran, nominal tegangan dan nilai harmonisa.

2.2 Diagram Alir Penelitian

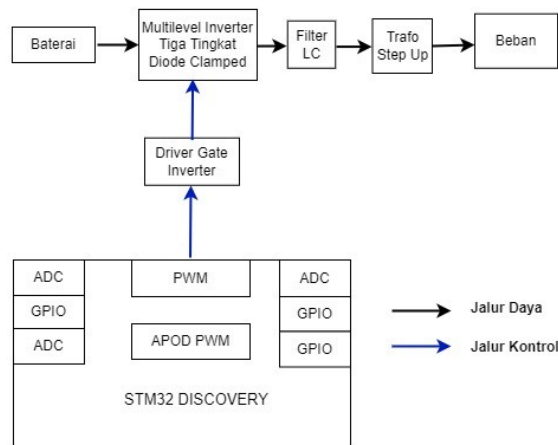
Secara sederhana proses penelitian desain dan implemmentasi *multilevel inverter* tiga tingkat untuk mereduksi harmonisa dapat dijelaskan melalui diagram alir pada Gambar 1.



Gambar 2. Diagram Alir Penelitian

2.3 Perancangan Sistem

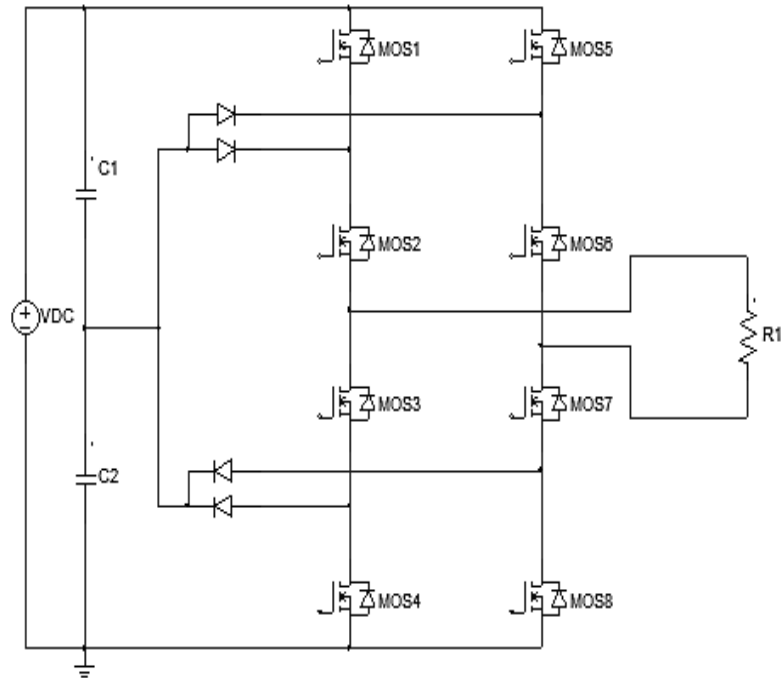
Perancangan sistem meliputi pembuatan blok diagram seperti yang ditunjukkan pada Gambar 1 dibawah ini :



Gambar 2. Blok Diagram Sistem

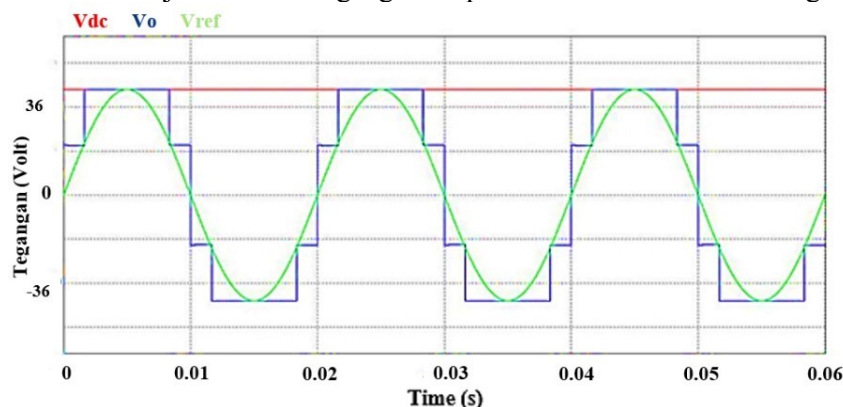
Pada Gambar 1 diketahui sistem yang dibuat meliputi baterai, *multilevel inverter* tiga tingkat, filter harmonisa dan trafo step-up. Baterai sebagai sumber tegangan dc menyuplai tegangan ke multilevel inverter sebesar 36 Volt DC untuk dilakukan pengkonversian dari tegangan dc menjadi tegangan ac. Metode yang dipakai pada multilevel inverter adalah SPWM *multicarrier*. Tegangan keluaran multilevel inverter yang masih berupa gelombang kotak akan diperhalus oleh filter LC agar output yang dihasilkan memiliki bentuk menyerupai sinusoidal murni yang kemudian dinaikkan tegangannya menjadi 220 Vrms AC oleh trafo step up.

2.3.1 Perencanaan *Multilevel Inverter* Tiga Tingkat *Diode Clamped*



Gambar 3. Rangkaian *Multilevel Inverter* Tiga Tingkat *Diode Clamped*

Pada Gambar 3 ditunjukkan skema rangkaian dari *multilevel inverter* tiga tingkat *diode clamped*. *Multilevel inverter* tiga tingkat dengan dua lengan menggunakan 4 buah switch pada masing-masing lengannya. Inverter ini dapat menghasilkan tegangan output 5 tingkat, yaitu V_{dc} , $V_{dc}/2$, 0, $-V_{dc}/2$, dan $-V_{dc}$. Pada Gambar 3 akan ditunjukkan hasil tegangan output dari multilevel inverter tiga tingkat.

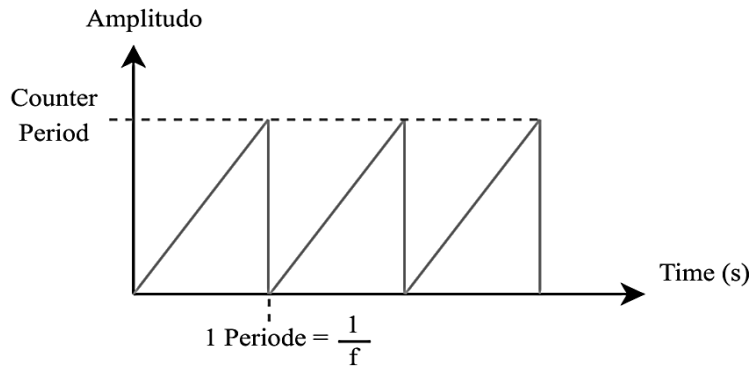


Gambar 4. Perbandingan Tegangan *Input*, Tegangan *Output*, dan Referensi *Sinus Multilevel Inverter* Tiga Tingkat *Diode Clamped*

Pada Gambar 4 dapat diketahui pada kurva merah merupakan *input* tegangan DC sebesar 36 Vdc. Kurva biru merupakan tegangan *output* dari *multilevel inverter*, dimana terdapat 5 level tegangan pada fase positif dan negatifnya, yaitu 36 V, 18 V, 0 V, -18 V, dan -36 V, serta perbandingannya terhadap gelombang sinusoidal pada kurva hijau.

2.3.2 Modulasi SPWM *Multicarrier* APOD-PWM

Penggunaan mikrokontroler sebagai pembangkitan pulsa pensaklaran SPWM. Pensaklaran *multilevel inverter* membutuhkan kemampuan mikrokontroler dengan respon yang cepat agar memenuhi *frequency* pensaklaran yang dibutuhkan. *Multilevel inverter Neutral Point Clamped* (NPC-MLI) memiliki 8 saklar daya, sehingga dibutuhkan 8 pulsa pensaklaran. Pensaklaran *multilevel inverter* memiliki nilai frekuensi tertentu. Desain frekuensi berkaitan dengan spesifikasi *clocks* pada mikrokontroler. Gambar 5 merupakan ilustrasi gelombang *carrier* yang berhubungan dengan pengaturan parameter pada *software*.



Gambar 5. Gelombang *Carrier* Mikrokontroler

Gambar 5 menunjukkan gelombang *carrier mikrokontroler* yang mana pengaturan nilai terdapat pada *software* Cube MX. Dapat diamati sumbu x merupakan nilai waktu. Titik akhir setiap segitiga mewakili nilai 1 periode. Sedangkan sumbu y merupakan nilai amplitudo *carrier* yang mana nilai maksimum puncak *carrier* disebut *counter period* atau ARR (*Auto Reload Register*). Nilai *counter period* mempengaruhi nilai periode. Semakin besar nilai *counter period* maka nilai periode semakin besar, sedangkan semakin kecil nilai *counter period* maka nilai periode semakin kecil. Perhitungan nilai *counter period* dari kebutuhan frekuensi pensaklaran sebagai berikut.

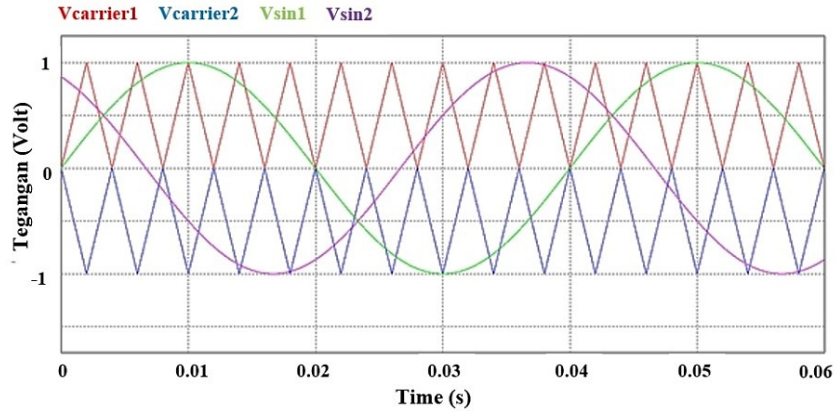
$$\text{Counter Period} = \left\{ \frac{\text{Peripheral Clocks}}{\text{Freq} \times (\text{Prescaler} + 1)} \right\} - 1$$

Melalui persamaan 1 dengan nilai *peripheral clocks* 180 MHz, *frequency* pensaklaran yang digunakan yaitu 12 KHz, dan digunakan *prescaler* 2. Dapat dihitung nilai *counter period* sebagai berikut.

$$\text{Counter Period} = \left\{ \frac{180 \text{ MHz}}{12 \text{ KHz} \times (2 + 1)} \right\} - 1$$

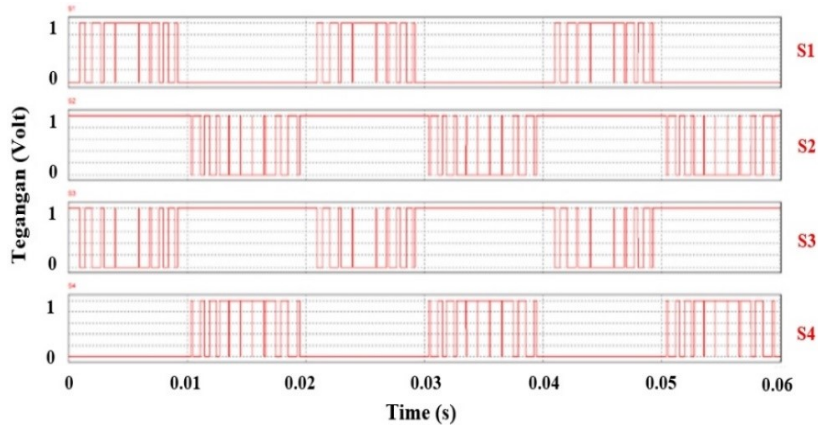
$$\text{Counter Period} = 4999$$

Dari hasil perhitungan diatas kebutuhan *counter period* yaitu 4999. Sistem mikrokontroler akan membangkitkan *counter period* secara urut dari nilai 0 hingga nilai maksimum yaitu 4999. Jika gelombang *carrier* telah bernilai maksimum, maka gelombang akan bernilai 0 kembali. Hal ini terjadi secara berulang kali sehingga membentuk kombinasi sinyal *carrier*. *Multilevel inverter* tiga tingkat diode clamped memanfaatkan 8 buah switch. Pada metode switching multicarrier PWM jenis APOD-PWM (*Alternate Phase Opposition Disposition-PWM*), dibutuhkan 2 buah sinyal referensi berupa sinyal sinus yang berbeda fase 120 derajat, dan 2 buah sinyal *carrier* berupa sinyal segitiga yang tidak bergeser fase. Gelombang referensi dan *carrier* ditunjukkan pada Gambar 6.



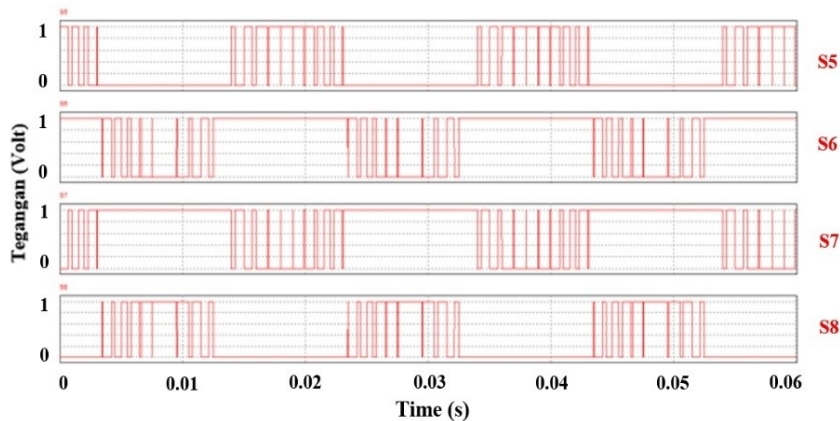
Gambar 6. Modulasi SPWM *Multicarrier* APOD-PWM

Pada Gambar 6 ditunjukkan bentuk gelombang modulasi yang disimulasikan melalui software PSIM. Dari 2 gelombang sinus dan 2 gelombang segitiga, kemudian dihasilkan 8 buah gelombang SPWM yang digunakan untuk men-drive 8 buah switch. Gelombang sinus pertama dan gelombang segitiga pertama digunakan untuk men-drive switch 1 dan switch 2, dimana gelombang *SPWM* pada switch 2 merupakan invers dari gelombang *SPWM* switch 1. Bentuk gelombang *SPWM* ditunjukkan pada Gambar 7 dan Gambar 8



Gambar 7. Gelombang SPWM pada *Switch* 1, 2, 3, Dan 4

Pada Gambar 7 dari hasil PWM untuk men-drive S1 hingga S4 didapatkan bahwa proses *switching* dilakukan secara bergantian yang mana saat S1 dan S3 on maka S2 dan S4 off begitu pula untuk periode selanjutnya. Gambar 8 ditunjukkan bentuk gelombang SPWM untuk S5 hingga S8.

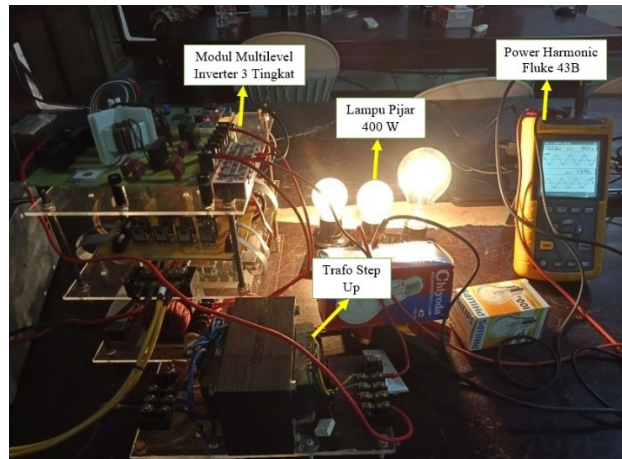


Gambar 7. Gelombang SPWM pada *Switch* 5, 6, 7, Dan 8

Dari Gambar 8 hasil PWM untuk men-drive S5 hingga S8 didapatkan bahwa proses switching dilakukan secara bergantian yang mana saat S6 dan S8 on maka S5 dan S7 off begitu pula untuk periode selanjutnya

3. HASIL DAN PEMBAHASAN

Setelah dilakukan perancangan hardware selanjutnya melakukan pengujian secara integrasi sistem dengan menggabungkan multilevel inverter dengan trafo dan filter lc. Pengujian dilakukan dengan menggunakan beban lampu pijar 400 W dengan nilai tegangan masukan inverter berubah dari 26 V hingga 38 V yang mana tegangan masukan inverter berasal dari power supply DC. Berikut Tabel 1 pengujian integrasi hardware dengan nilai tegangan input berubah.

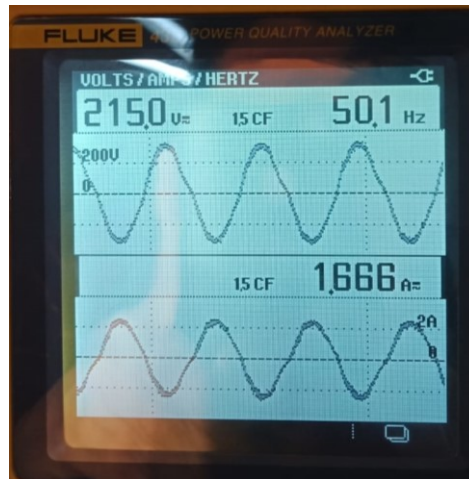


Gambar 8. Pengujian Integrasi Sistem dengan beban lampu pijar 400 W

Tabel 1 Hasil Pengujian Integrasi *Hardware Multilevel Inverter Tiga Tingkat Diode Clamped*

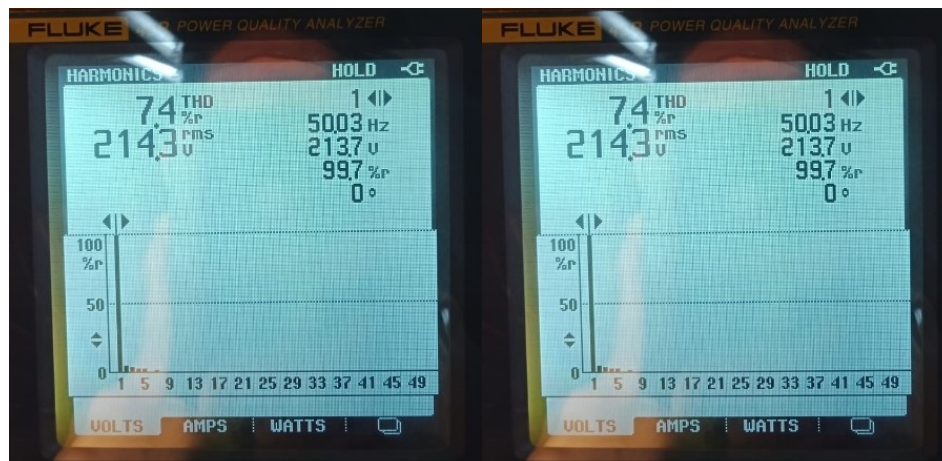
V_{in} (V)	I_{in} (A)	Multilevel Inverter				Trafo & Filter LC				Eff (%)	<i>Criest Factor</i>	<i>frek.</i> (Hz)
		$V_{o\ rms}$ (V)	$I_{o\ rms}$ (V)	THD _v (%)	THD _i (%)	$V_{o\ rms}$ (V)	$I_{o\ rms}$ (A)	THD _v (%)	THD _i (%)			
26	10.4	11.79	19.4	15.2	16.7	146.2	1.37	8.7	8.7	74.8	1.405	50
28	11	12.42	20.9	15.2	16.7	159.7	1.42	8.5	8.5	73.6	1.405	50
30	11.7	13.26	21.8	15.2	16.7	173.5	1.482	8.3	8.3	73.2	1.405	50
32	12.2	13.94	23.2	15.2	16.7	187.9	1.545	8.1	8.1	74.3	1.405	50
34	12.9	14.57	25.9	15.2	16.7	201.4	1.607	7.7	7.7	73.8	1.405	50
36	13.6	15.6	27.1	15.2	16.7	215	1.668	7.4	7.6	73.2	1.405	50
38	14.2	16.3	29.2	15.2	16.7	228	1.73	7.4	7.6	73.1	1.405	50

Rangkaian pengujian ini ditunjukkan pada Gambar 8 Berdasarkan Tabel 1 dapat diketahui bahwa sistem dapat menghasilkan tegangan output sesuai nominal pada saat tegangan input yang diberikan sebesar 26-38 V atau sesuai dengan rentang output dari baterai. Diketahui melalui pengukuran menggunakan power harmonic analyzer, dapat diamati besar tegangan output sistem setelah filter diketahui bahwa besar harmonisa arus yang dihasilkan juga direduksi hingga menjadi 7,4%. Sedangkan untuk harmonisa tegangan dapat direduksi hingga 7,6%. Efisiensi yang dihasilkan oleh sistem dengan rata-rata sebesar 73.6 % yang mana masih jauh dari efisiensi perencanaan sebesar 80%. Jika ditinjau dari nilai *criest factor* nilai yang dihasilkan 1.405 yang mana nilainya mendekati nilai gelombang sinus murni yakni sebesar $\sqrt{2}$. Untuk pengamatan lebih jelasnya, bentuk gelombang output sistem sesudah difilter dapat diamati pada Gambar 9 Sedangkan hasil pengujian dengan power harmonic analyzer dapat diamati pada Gambar 10.



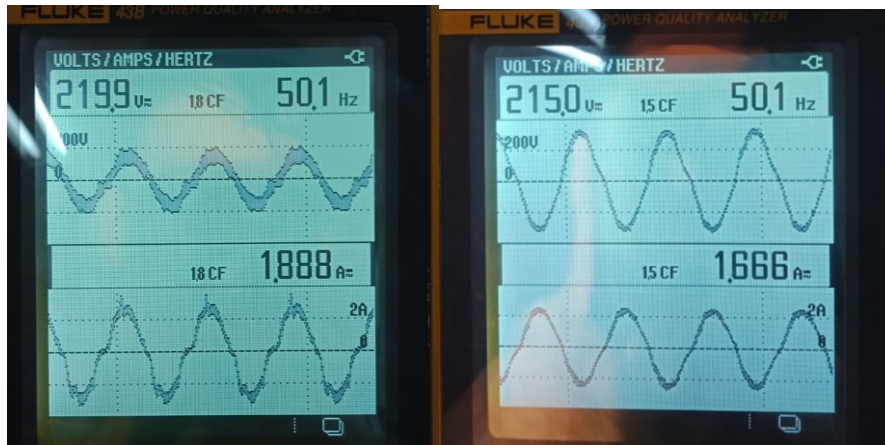
Gambar 9. Gelombang Tegangan dan Arus *Multilevel Inverter* dengan Filter LC menggunakan *Power Harmonic Analyzer*

Dari hasil gelombang yang diukur melalui *power harmonic analyzer* didapatkan bentuk gelombang tegangan dan arus yang sudah berbentuk sinus murni yang mana nilai *crest factor* nilai yang dihasilkan 1.405. Nilai *crest factor* ini didapatkan dari nilai tegangan puncak dibagi dengan nilai tegangan rms. Selanjutnya berikut ditampilkan hasil pengukuran THD tegangan dan arus pada Gambar 10.



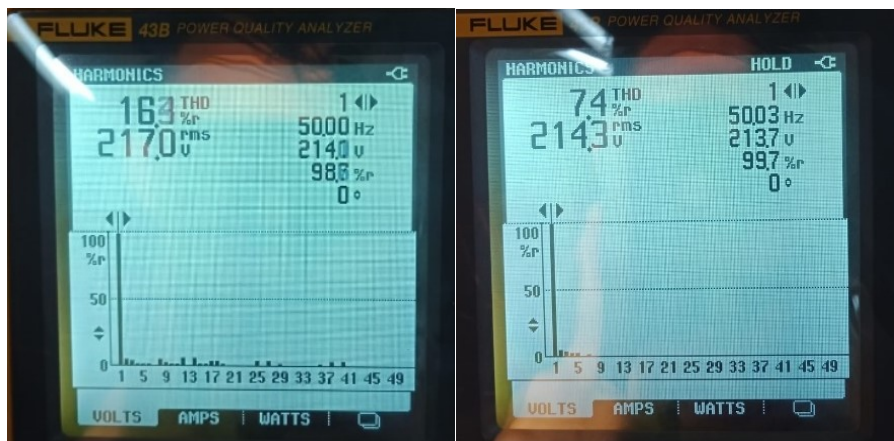
Gambar 10. Hasil Pengukuran THD Tegangan dan Arus Integrasi *Multilevel Inverter* dengan Filter menggunakan *Power Harmonic Analyzer*

Dari pengukuran nilai THD tegangan dan arus menggunakan *power harmonic analyzer* dapat dilihat pada spektrum harmonisanya pada amplitudo tegangan dan arus yang muncul menjadi tereduksi sehingga nilai harmonisanya menjadi lebih rendah. Apabila pada spektrum harmonisa yang ditampilkan oleh *power harmonic analyzer* besaran nilai amplitudo masih terlalu besar dan pada frekuensi yang muncul berada di frekuensi puluhan misalnya pada frekuensi harmonisa urutan 31 33 35 dst maka nilai harmonisa yang dihasilkan akan semakin besar yan menandakan bentuk gelombang keluaran inverter masih belum berbentuk atau mendekati sinus murni. Berikut ditampilkan hasil pengukuran THD tegangan dan arus pada Gambar 11.

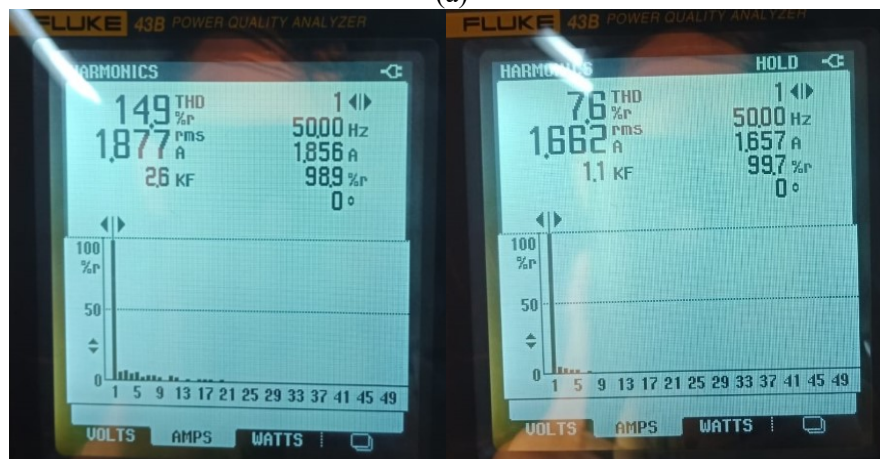


Gambar 11 Hasil Perbandingan Gelombang Tegangan dan Arus Sebelum Filter dan Setelah Filer menggunakan *Power Harmonic Analyzer*

Hasil perbandingan antara gelombang tegangan dan arus sebelum dan sesudah filter didapatkan bahwa saat sebelum difilter bentuk gelombang tegangan dan arus menyerupai sinus akan tetapi masih banyak terdapat *noise* pada gelombang. Sedangkan setelah melalui filter *noise* yang dihasilkan sudah hilang. Berikut ditampilkan hasil pengukuran THD tegangan dan arus pada Gambar 12.



(a)



(b)

Gambar 12 (a) Sprektum harmonisa Tegangan Sebelum Filter dan Setelah Filer menggunakan *Power Harmonic Analyzer*. Gambar 12 (b) Sprektum harmonisa Arus Sebelum Filter dan Setelah Filer menggunakan *Power Harmonic Analyzer*

Dari pengukuran melalui *power harmonic analyzer* didapat saat sebelum melalui filter nilai harmonisa tegangan dan arus yang dihasilkan sebesar $THD_v = 16.4\%$ dan $THD_i = 14.9\%$ yang mana masih tinggi

. sedangkan ketika sesudah difilter nilai harmonisa menjadi turun menjadi $THD_v = 7.4\%$ dan $THD_i = 7.6\%$ yang mana filter LC cukup berhasil dalam mereduksi harmonisa. Akan tetapi masih belum memenuhi dari standar harmonisa PLN sebesar 5% untuk tegangan dan arus

4. KESIMPULAN

4.1 Kesimpulan

Hasil pengujian *multilevel inverter* tiga tingkat *diode clamped* menghasilkan beberapa kesimpulan, yaitu:

- a) Multilevel inverter tiga tingkat yang terhubung dengan beban lampu pijar 400 W mampu mengonversi tegangan DC 36 V menjadi tegangan AC 15 Vrms dan dinaikkan oleh trafo *step up* menjadi 215 Vrms
- b) Tegangan keluaran yang dihasilkan masih dalam toleransi dari tegangan PLN 220 Vrms dengan tegangan *undervoltage* 10%.
- c) Filter harmonisa yang dirancang masih belum mampu untuk menekan harmonisa sesuai standar PLN sebesar 5% yang mana harmonisa multilevel inverter sebelum filter sebesar $THD_v 16.4\%$ dan $THD_i 14.9\%$ kemudian setelah filter $THD_v 7.4\%$ dan $THD_i 7.6\%$

4.2 Saran

Dalam penelitian ini masih banyak sekali yang perlu dilakukan pengembangan agar ke depannya menjadi sempurna ataupun lebih baik lagi sehingga memiliki beberapa saran, diantaranya:

- a) Digunakan sumber dc dengan nominal tegangan yang besar agar didapatkan nilai tegangan keluaran rms menjadi 220 volt.
- b) Harmonisa yang dihasilkan pada penelitian ini memiliki nilai THD yang masih terlalu besar meskipun sudah dibantu dengan filter harmonisa. Untuk kedepannya dikembangkan nilai harmonisa dapat ditekan seminimal mungkin agar sesuai dengan standar PLN dengan memperbesar nilai induktansi atau filter kapasitor filter harmonisa..

REFERENSI

- [1] I. Hidayat, F. A. Samman, and R. S. Sadjad, "Single-Phase DC-AC Inverter with Transformer and Transformerless and Low Power Dissipation Filter for Photovoltaic-Based Home-Scale Electric Power System," in *2019 International Conference on Information and Communications Technology (ICOIACT)*, Yogyakarta, Indonesia, Jul. 2019, pp. 723–727. doi: 10.1109/ICOIACT46704.2019.8938478.
- [2] Y. C. Agustin and S. Riyadi, "Rancang Bangun Inverter Satu Fasa Lima Tingkat Menggunakan DSPIC30F4012," vol. 5, p. 6, 2020.
- [3] S. Shi, X. Wang, S. Zheng, Y. Zhang, and D. Lu, "A New Diode-Clamped Multilevel Inverter With Balance Voltages of DC Capacitors," *IEEE Trans. Energy Convers.*, vol. 33, no. 4, pp. 2220–2228, Dec. 2018, doi: 10.1109/TEC.2018.2863561.
- [4] C.-H. Hsieh, T.-J. Liang, and S.-W. Tsai, "Design and Implementation of a Novel Multilevel DC-AC Inverter," p. 6.
- [5] H. Matalata and Muh. I. Hamid, "Pengembangan Topologi Inverter Multilevel Tiga Tingkat Satu Fasa Tipe Dioda Clamped dengan Mereduksi Komponen Saklar Daya," *J. Nas. Tek. ELEKTRO*, vol. 5, no. 3, Nov. 2016, doi: 10.20449/jnte.v5i3.314.
- [6] Y. Wang, Y. Yuan, G. Li, Y. Ye, K. Wang, and J. Liang, "A T-Type Switched-Capacitor Multilevel Inverter With Low Voltage Stress and Self-Balancing," *IEEE Trans. Circuits Syst. Regul. Pap.*, vol. 68, no. 5, pp. 2257–2270, May 2021, doi: 10.1109/TCSI.2021.3060284.
- [7] "Diode-Clamped Multilevel Inverters," in *High-Power Converters and AC Drives*, Hoboken, NJ, USA: John Wiley & Sons, Inc., 2016, pp. 143–183. doi: 10.1002/9781119156079.ch8.