



Pembuktian Tabel Kebenaran Pada Percobaan Flip Flop SR Berdetak Dan Flip Flop D

Riefta Wahyu Utami*, Nur Farida, Moch. Wildan Al' Ayubi, Ayu Dewi Novita,
Ganesha Antarnusa

Program Studi Pendidikan Fisika, Universitas Sultan Ageng Tirtayasa, Serang

**Email: rieftawahyuu@gmail.com*

Abstrak

Penelitian ini bertujuan untuk membuktikan tabel kebenaran rangkaian flip flop SR berdetak dan flip flop D dengan melakukan percobaan. Metode yang digunakan dalam penelitian ini menggunakan metode eksperimen dengan melakukan percobaan rangkaian flip flop SR berdetak dan D. Hasil penelitian secara eksperimen sesuai dengan hasil teori dari tabel kebenaran, di mana pada rangkaian flip flop SR berdetak akan menghasilkan output $Q=0$ dan $Q=1$ apabila input $CK=1, S=0$, dan $R=1$, dan akan menghasilkan output $Q=1$ dan $Q=0$ apabila input $CK=1, S=1$, dan $R=0$, adapun untuk rangkaian flip flop D apabila diberikan input $D=0$ dan $CK=1$ maka akan menghasilkan $Q=0$ dan $Q=1$, dan jika diberikan input selain itu maka akan menghasilkan output $Q=1$ dan $Q=0$. Dengan adanya penelitian ini membuktikan bahwa eksperimen yang dilakukan sesuai dengan teori dari tabel kebenaran.

Kata Kunci : flip flop D, flip flop SR berdetak, tabel kebenaran

Abstract

This study aims to prove the truth table of the ticking SR flip flop circuit and D flip flop by conducting an experiment. The method used in this study uses the experimental method by experimenting the ticking and flipping SR flip flops. The results of the experimental research are in accordance with the theoretical results of the truth table, where the ticking SR flip flop circuit will produce outputs $Q = 0$ and $Q = 1$ if input $CK = 1, S = 0$, and $R = 1$, and will produce output $Q = 1$ and $Q = 0$ if input $CK = 1, S = 1$, and $R = 0$, as for the flip flop circuit D if given input $D = 0$ and $CK = 1$ it will produce $Q = 0$ and $Q = 1$, and if given input other than that it will produce output $Q = 1$ and $Q = 0$. The existence of this research proves that the experiments carried out in accordance with the theory of the truth table.

Keywords: D flip flop, ticking SR flip flop, truth table

PENDAHULUAN

Rangkaian kombinasional adalah suatu rangkaian yang keadaan logika keluaran bergantung oleh keadaan kombinasi logika masukan pada saat itu, Rangkaian kombinasional tidak memiliki kemampuan untuk mengingat keadaan sebelumnya. Rangkaian yang keadaan logika keluarannya bergantung oleh keadaan kombinasi logika masukan pada saat itu tetapi juga bergantung dari keadaan logika masukan ataupun logika keluaran pada saat sebelumnya disebut sebagai rangkaian sekuensial. Rangkaian sekuensial banyak dijumpai pada peralatan elektronik, seperti komputer, kalkulator, dan lain-lain. Peralatan elektronik seperti itu memerlukan sistem mengingat (memori) untuk menahan atau menyimpan data tentang keadaan sebelumnya, flip-flop (FF) merupakan bagian dari rangkaian sekuensial. Lebih tepatnya, flip flop merupakan bagian memori dari rangkaian sekuensial. Jadi jelas bahwa rangkaian sekuensial memerlukan elemen memori untuk memproses dan menyimpan data logika keluaran yang telah dihasilkan sebelumnya. Disinilah rangkaian flip-flop (FF) diperlukan. Flip-flop juga disebut sebagai multivibrator bistabil, atau pengunci (latch) yaitu pada saat rangkaian flip flop mencapai satu keadaan, maka keadaan tersebut akan dipertahankan meskipun terjadi perubahan masukan.

Flip-flop adalah rangkaian elektronika yang memiliki dua kondisi stabil. Keluaran flip-flop bertahan pada satu keadaan hingga terdapat pulsa pemicu yang menyebabkan keluarannya berubah ke keadaan yang lain. Pulsa pemicu tersebut berlangsung sangat singkat yang tepat. Sekali dipicu flip-flop akan mempertahankan keadaannya yang baru dan menyimpan data sesudah adanya perintah masukan berhenti. Flip-flop banyak digunakan dalam rangkaian elektronika seperti pencacah, register, dan memori. Flip-flop memiliki banyak jenisnya yaitu antara lain FF-SR Berdetak, FF-SR Tanpa Detak, FF-JK, FF- JKMS, FF-D, dan FF -T. Dengan mempelajari jenis flip-flop yang paling sederhana terlebih dahulu diharapkan dapat lebih mudah untuk memahami jenis-jenis flip-flop yang lebih rumit. Pada

eksperimen ini yang akan dibahas adalah mengenai flip flop SR Berdetak dan flip flop D. Pada dasarnya Flip-flop merupakan rangkaian logika dengan dua keluaran (Q dan Q') dengan keadaan yang saling berkebalikan (saling komplemen).

Flip flop SR Berdetak

Flip-flop SR berdetak merupakan modifikasi dari flip-flop SR, hanya saja flip flop ini ditambah dengan clock berfungsi sebagai sinyal pendetak. Flip-flop SR berdetak harus menyesuaikan diri dengan sinyal pendetak (clock). Apabila sinyal pendetak input pada logika 0, maka data yang masuk pada S dan R tidak akan diproses oleh flip-flop, sehingga output Q tetap tidak berubah. Jika sinyal pendetak berubah dari logika 0 menjadi 1, seketika itu juga input set atau reset akan ditanggapi, sehingga output Q akan berubah. (Widjanarka,2009).

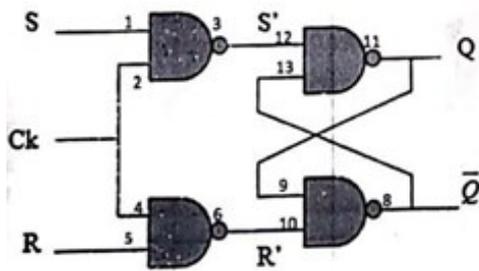
Flip flop D

Flip flop D terdiri dari satu input D dan dua buah output Q dan Q' . FF-D pada dasarnya merupakan modifikasi dari flip flop SR hanya saja salah satu input akan dilewatkan melalui gerbang logika NOT (Inverter) dari input S ke input R. FF-D digunakan sebagai Flip-flop pengunci data. Prinsip kerja dari flip flop D adalah berapapun nilai masukan yang diberikan pada input D maka keluaran akan menghasilkan nilai yang sama pada output Q. Flip flop D diaplikasikan pada rangkaian yang memerlukan penyimpanan data sementara sebelum diproses berikutnya. Flip flop D juga dapat dibuat dari JK-FF, dengan mengambil sifat Set dan Reset dari JK-FF tersebut.

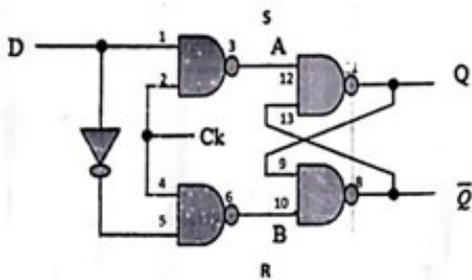
METODE PENELITIAN

Metode penelitian yang digunakan adalah menggunakan metode eksperimen. Eksperimen yang dilakukan dalam bentuk percobaan flip flop SR berdetak dan flip flop D ini menggunakan baterai dengan tegangan sebesar 3 Volt, IC seri 7404, IC seri 7408, kabel penghubung, dan LED.

Prosedur percobaan untuk flip flop SR berdetak yaitu pertama dengan menyusun rangkaian flip flop SR berdetak seperti pada gambar 1. Lalu gunakan IC seri 7404 dihubungkan dengan LED menggunakan kabel penghubung. Kemudian hubungkan pada baterai dengan tegangan sebesar 3 Volt. Selanjutnya prosedur percobaan untuk flip flop D yaitu pertama dengan menyusun rangkaian flip flop D seperti pada gambar 2. Lalu gunakan IC seri 7404 dan IC seri 7408 dihubungkan dengan LED menggunakan kabel penghubung. Kemudian hubungkan dengan baterai dengan tegangan sebesar 3 Volt.



Gambar 1. Rangkaian flip flop SR



Gambar 2. Rangkaian flip flop D

Data diperoleh dengan menguji tabel kebenaran dengan melakukan beberapa kali percobaan. Kemudian bandingkan tabel kebenaran secara teori dan eksperimen.

HASIL DAN PEMBAHASAN

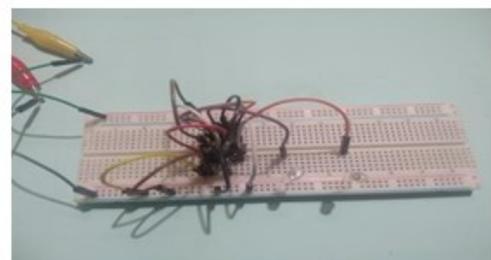
Berdasarkan penelitian yang telah dilakukan, diperoleh hasil eksperimen yang dilakukan sesuai dengan teori tabel kebenaran.

Berikut adalah data dan pembahasan dari hasil eksperimen yang kami peroleh.

Table 1. Tabel Kebenaran Flip-Flop SR Berdetak

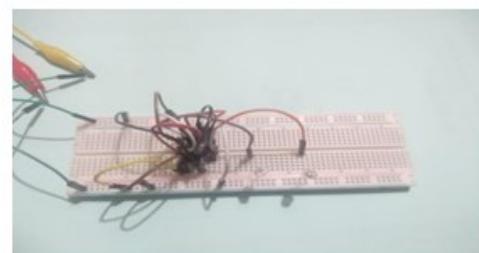
Input		Output			Keadaan
CK	S	R	Q	Q'	
0	0	0	0	0	Tetap
0	0	1	0	0	Tetap
0	1	0	0	0	Tetap
0	1	1	0	0	Tetap
1	0	0	0	0	Tetap
1	0	1	0	1	Reset
1	1	0	1	0	Set
1	1	1	1	1	Terlarang

Pada tabel 1. Uji coba 1 dengan memberikan input CK=0 dan S=0, dihasilkan output tetap yang ditandai dengan LED mati. Perhatikan gambar di bawah ini.



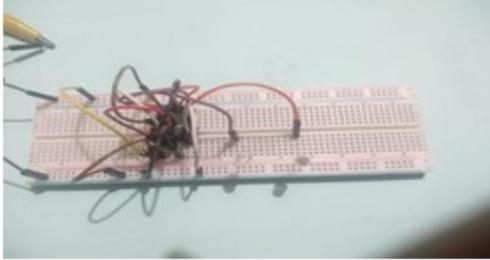
Gambar 3. Uji coba 1 pada flip flop SR berdetak

Pada tabel 1. Uji coba 2 dengan memberikan input CK=0 dan S=0, dihasilkan output tetap yang ditandai dengan LED mati. Perhatikan gambar di bawah ini.



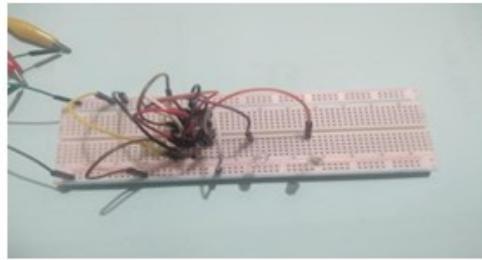
Gambar 4. Uji coba 2 pada flip flop SR berdetak

Pada tabel 1. Uji coba 3 dengan memberikan input $CK=0$ dan $S=1$, dihasilkan output tetap yang ditandai dengan LED mati. Perhatikan gambar di bawah ini.



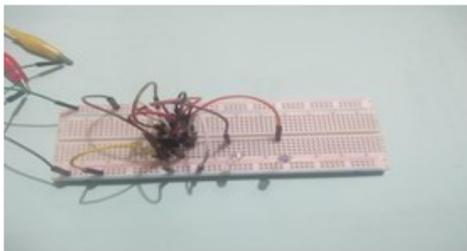
Gambar 5. Uji coba 3 pada flip flop SR berdetak

Pada tabel 1. Uji coba 4 dengan memberikan input $CK=0$ dan $S=1$, dihasilkan output tetap yang ditandai dengan LED mati. Perhatikan gambar di bawah ini



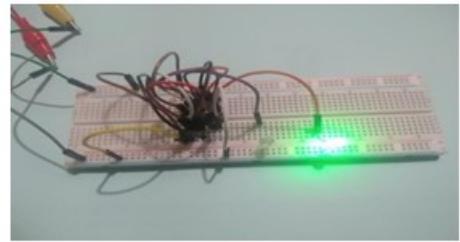
Gambar 6. Uji coba 4 pada flip flop SR berdetak

Pada tabel 1. Uji coba 5 dengan memberikan input $CK=1$ dan $S=0$, dihasilkan output tetap yang ditandai dengan LED mati. Perhatikan gambar di bawah ini.



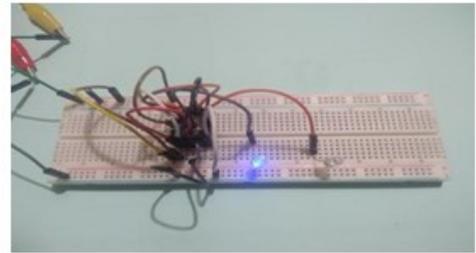
Gambar 7. Uji coba 5 pada flip flop SR berdetak

Pada tabel 1. Uji coba 6 dengan memberikan input $CK=1$ dan $S=0$, dihasilkan output reset yang ditandai dengan LED pada output Q' menyala. Perhatikan gambar di



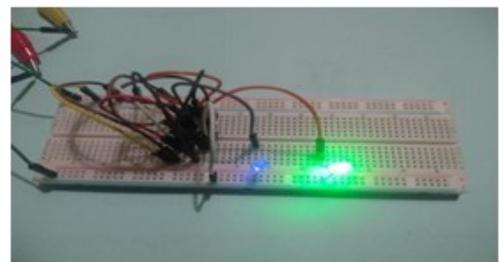
Gambar 8. Uji coba 6 pada flip flop SR berdetak

Pada tabel 1. Uji coba 7 dengan memberikan input $CK=1$ dan $S=1$, dihasilkan output set yang ditandai dengan LED pada output Q menyala. Perhatikan gambar di



Gambar 9. Uji coba 7 pada flip flop SR berdetak

Pada tabel 1. Uji coba 8 dengan memberikan input $CK=1$ dan $S=1$, dihasilkan output terlarang yang ditandai dengan LED pada output Q dan Q' menyala. Perhatikan

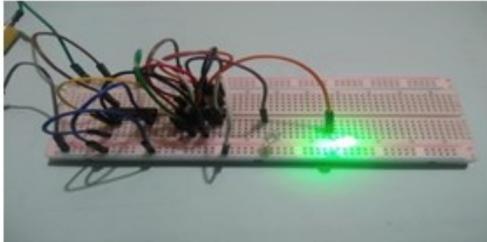


Gambar 10. Uji coba 8 pada flip flop SR berdetak

Table 2. Tabel Kebenaran Flip-Flop D

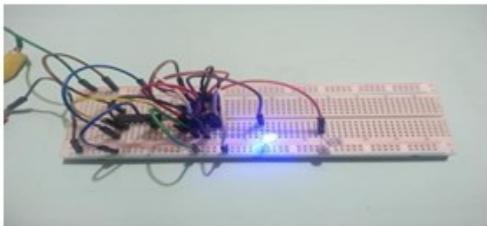
input		Output		Keadaan
D	CK	Q	Q'	
0	0	1	0	menahan Q'
0	1	0	1	Set
1	0	1	0	Reset
1	1	1	0	menahan Q

Pada tabel 2. Uji coba 1 dengan memberikan input $D=0$ dan $CK=0$, dihasilkan output menahan Q' yang ditandai dengan LED pada output Q menyala. Perhatikan gambar di bawah ini.



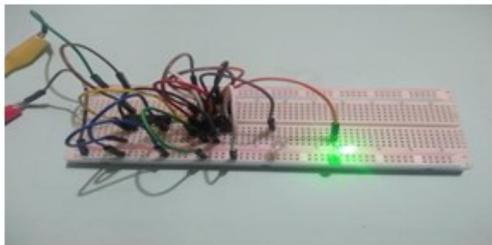
Gambar 11. Uji coba 1 pada flip flop D

Pada tabel 2. Uji coba 2 dengan memberikan input $D=0$ dan $CK=1$, dihasilkan output set yang ditandai dengan LED pada output Q menyala. Perhatikan gambar di bawah ini.



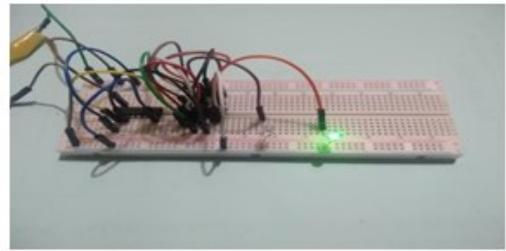
Gambar 12. Uji coba 2 pada flip flop D

Pada tabel 2. Uji coba 3 dengan memberikan input $D=1$ dan $CK=0$, dihasilkan output set yang ditandai dengan LED pada output Q' menyala. Perhatikan gambar di bawah ini.



Gambar 13. Uji coba 3 pada flip flop D

Pada tabel 2. Uji coba 4 dengan memberikan input $D=1$ dan $CK=1$, dihasilkan output reset yang ditandai dengan LED pada output Q menyala. Perhatikan gambar di bawah ini.



Gambar 14. Uji coba 4 pada flip flop D

Berdasarkan hasil data dan pengamatan yang telah didapatkan serta hasil pembahasan dari percobaan yang telah dilakukan, didapatkan hasil yang sesuai dengan teori tabel kebenaran. Sehingga dapat ditarik kesimpulan bahwa tabel kebenaran itu benar.

KESIMPULAN

Dari percobaan tersebut dapat disimpulkan bahwa berdasarkan hasil eksperimen flip flop SR berdetak apabila masukan CK dan S bernilai 00 maka keluarannya tidak akan berubah ditandai dengan LED mati, apabila masukan CK dan S flip flop bernilai 01 maka keluarannya akan tetap apapun kondisi sebelumnya ditandai dengan LED mati, apabila masukan CK dan S bernilai 10 ketika input R bernilai 0 maka keluarannya akan bernilai tetap apapun kondisi sebelumnya ditandai dengan LED mati, apabila masukan CK dan S bernilai 10 ketika input R bernilai 1 maka keluarannya dalam keadaan reset ditandai dengan LED menyala, apabila masukan CK dan S bernilai 11 ketika input R bernilai 0 maka keluarannya dalam keadaan set ditandai dengan LED menyala, dan apabila masukan CK dan S bernilai 11 ketika input R bernilai 1 maka keluarannya dalam keadaan terlarang ditandai dengan LED menyala. Kemudian untuk hasil eksperimen flip flop D apabila input D dan clock bernilai 00 maka output Q bernilai 1, apabila input D dan input clock bernilai 01 maka output Q bernilai 0 berada pada keadaan set, apabila input D dan input clock bernilai 10 maka output Q bernilai 1, dan apabila input D dan clock bernilai 11 maka output Q bernilai 1. Dengan demikian tabel

tabel kebenaran dengan eksperimen sesuai dengan tabel kebenaran secara teori.

DAFTAR PUSTAKA

- Esmawan, A dan Antarnusa, G. (2019). Perancangan Sistem Penskoran Olahraga Dengan Tampilan Seven Segment. *Jurnal Gravity*. Vol.5 No.1
- Ratnawati, S. (2012). Pembuatan Media Pembelajaran Interaktif Flip-Flop Pada Mata Pelajaran Kuliah Elektronika Digital Menggunakan Bahasa Pemrograman Visual Basic 6.0. *Jurnal Haikal*. 1(12). 1- 14.
- Rizki Chandra, A dan Gusti Putu Asto, I. (2015). Pengembangan Modul Elektronika Pada Kompetensi Dasar Menerapkan Dasar-Dasar Elektronika Terhadap Siswa Di SMK Negeri 2 Bangkalan. *Jurnal Pendidikan Teknik Elektro*. 04(02).557-562.
- Prihatin Deliana, P. (2018). Rancang Bangun Modul Pembelajaran Flip-Flop untuk Mata Kuliah Teknik Digital 2. *Jurnal JIT*. 2(2).
- Sumarna, S. (2017). *Percobaan 5 Flip-Flop (Multivibrator Bistabil)*. http://staff.uny.ac.id/sites/default/files/pendidikan/drs-sumarna-msi_meng/percobaan-5-flip-flop-multivibrator-bistabil.pdf (diakses pada : Minggu, 17 Mei 2020 pukul14.53)
- Wasitoh, S. (1996). *Kamus Elektronika*. Jakarta : Gramedia Pustaka Utama
- Widyastut, W. (2018). Perancangan Diskrit D Flip-Flop Menggunakan Teknologi CMOS 0.35 μm . *Jurnal Seminar Nasional Edusaintek*. ISBN : 978-602- 5614-35-4.